

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## **IMAGES ARE BEST AVAILABLE COPY**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09293780 A**(43) Date of publication of application: **11.11.97**

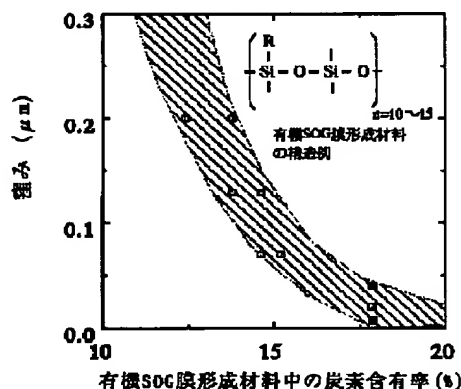
(51) Int. Cl.

**H01L 21/768****H01L 21/316**(21) Application number: **08106648**(22) Date of filing: **26.04.96**(71) Applicant: **HITACHI LTD TOKYO OHKA  
KOGYO CO LTD**(72) Inventor: **SAITO MASAYOSHI  
HIRASAWA MASANARI  
KATOU KIYOTAKA  
IIDA HIROYUKI  
HAGIWARA YOSHIO  
NAKAYAMA TOSHIMASA**(54) **WIRING FORMING METHOD**

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To improve an interlayer insulating film interposed between an upper wiring and a lower wiring in flatness so as to enhance a wiring forming process in yield.

**SOLUTION:** A manufacturing method comprises a first process where a first wiring and a second wiring are formed adjacent to each other on a semiconductor substrate, and a third wiring is formed apart from the first and the second wiring on the semiconductor substrate, a second process where chemical liquid which contains organic SOG(spin-on-glass) film forming material whose carbon content is 13.5wt.% or above is applied onto the semiconductor substrate where the wirings are formed, a third process where an organic SOG film is formed by burning the applied organic SOG forming material layer, and a fourth process where a conductive film is formed on the organic SOG film and then selectively etched for the formation of an upper wiring. The organic SOG film forming material is excellent in flatness, so that an interlayer insulating film is improved in flatness, and the upper wirings can be protected against a short circuit.



(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/768 21/316			H 0 1 L 21/90 21/316	Q G

審査請求 未請求 請求項の数 9 O L (全 10 頁)

(21) 出願番号 特願平8-106648

(22) 出願日 平成8年(1996)4月26日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000220239

東京応化工業株式会社

神奈川県川崎市中原区中丸子150番地

(72) 発明者 齊藤 政良

東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内

(72) 発明者 平沢 賢斉

東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内

(74) 代理人 弁理士 筒井 大和

最終頁に続く

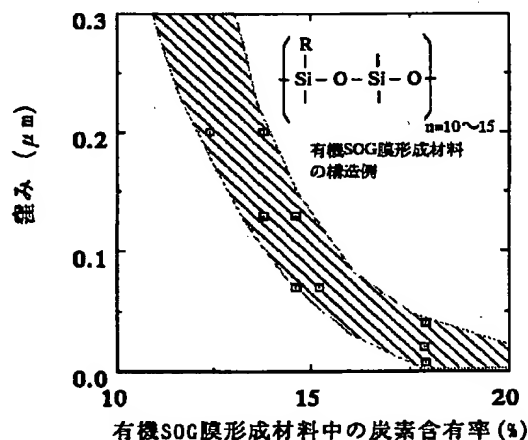
## (54) 【発明の名称】 配線形成方法

## (57) 【要約】

【課題】 上下層の配線間に形成される層間絶縁膜の平坦性を向上させ、配線形成プロセスの歩留まり向上を図る。

【解決手段】 半導体基板上に互いに近接して配置される第1の配線と第2の配線および前記第1、第2の配線とは離間して配置される第3の配線を形成する工程と、前記それぞれの配線が形成された前記半導体基板上に炭素含有率が13.5重量%以上の有機SOG膜形成材料を含む薬液を塗布する工程と、前記有機SOG形成材料を焼成して有機SOG膜を形成する工程と、前記有機SOG膜上に導電膜を形成した後、前記導電膜を選択的にエッチングして上層の配線を形成する工程とを含む配線形成方法である。この有機SOG膜形成材料は平坦性が良いため、層間絶縁膜の平坦性が向上し、上層配線の短絡不良を防止できる。

図 5



## 【特許請求の範囲】

【請求項1】 半導体基板上に互いに近接して配置される第1の配線と第2の配線および前記第1、第2の配線とは離間して配置される第3の配線を形成する工程と、前記それぞれの配線が形成された前記半導体基板上に炭素含有率が13.5重量%以上の有機SOG膜形成材料を含む薬液を塗布する工程とを含むことを特徴とする配線形成方法。

【請求項2】 請求項1記載の配線形成方法であって、前記それぞれの配線が形成された前記半導体基板上に無機絶縁膜を形成した後、前記無機絶縁膜上に前記有機SOG膜形成材料を含む薬液を塗布することを特徴とする配線形成方法。

【請求項3】 請求項1または2記載の配線形成方法であって、前記有機SOG膜形成材料を含む薬液を塗布し、焼成を行った後、形成された有機SOG膜を選択的にエッチングすることにより、前記配線上的前記有機SOG膜を除去することを特徴とする配線形成方法。

【請求項4】 請求項1、2または3記載の配線形成方法であって、前記第1の配線と前記第2の配線のスペースが0.7~2.0 $\mu$ mあり、前記第1の配線および前記第2の配線から前記第3の配線までのスペースが5 $\mu$ m以上あることを特徴とする配線形成方法。

【請求項5】 請求項1~4のいずれか1項に記載の配線形成方法であって、前記有機SOG膜形成材料の炭素含有率が23%重量以下であることを特徴とする配線形成方法。

【請求項6】 請求項1~5のいずれか1項に記載の配線形成方法であって、前記有機SOG膜形成材料を合成する際の加水分解率が75~95%であることを特徴とする配線形成方法。

【請求項7】 請求項1~6のいずれか1項に記載の配線形成方法であって、前記有機SOG膜形成材料は、二官能アルコキシシラン、三官能アルコキシシランおよび四官能アルコキシシランを加水分解して合成することを特徴とする配線形成方法。

【請求項8】 請求項7記載の配線形成方法であって、前記有機SOG膜形成材料は、前記四官能アルコキシシランが14~40重量%含有されていることを特徴とする配線形成方法。

【請求項9】 半導体基板上に互いに近接して配置される第1の配線と第2の配線および前記第1、第2の配線とは離間して配置される第3の配線を形成する工程と、前記それぞれの配線が形成された前記半導体基板上に炭素含有率が13.5重量%以上の有機SOG膜形成材料を含む薬液を塗布する工程と、前記有機SOG膜形成材料を焼成して有機SOG膜を形成する工程と、前記有機SOG膜上に導電膜を形成した後、前記導電膜を選択的にエッチングして上層の配線を形成する工程とを含むことを特徴とする配線形成方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、配線形成方法に関し、特に、スピノングラス(Spin On Glass; SOG)膜を用いて上下層の配線間の層間絶縁膜を平坦化する工程を含む半導体製造プロセスに適用して有効な技術に関するものである。

【0002】

【従来の技術】 LSIの高集積化に伴い、半導体基板上の配線段差が増大の一途を辿っていることから、下層の配線と上層の配線とを絶縁する層間絶縁膜の平坦化技術がLSIの製造歩留まり、信頼性を確保する上で必須の技術となっている。

【0003】 層間絶縁膜を平坦化するには、通常、一層の絶縁膜のみでは困難である。そこで従来より、配線上にCVD法で酸化シリコン膜を堆積した後、配線間スペースに生じた酸化シリコン膜の凹部にスピノングラス(SOG)膜を埋め込むことが行われている。

【0004】 例えば特開平3-72693号公報には、配線上にプラズマCVD法で酸化シリコン膜を堆積した後、その上部にSOG膜形成用塗布液を回転塗布し、これを焼成して緻密化した後、エッチバックによりその表面を平坦化し、さらにその上部にプラズマCVD法で第2の酸化シリコン膜を堆積する平坦化技術が記載されている。

【0005】 配線段差の緩和を目的として使用されるSOG膜形成材料には、大別して無機系のものと有機系のものがある。

【0006】 無機系のSOG膜は、シラノール( $\text{Si}(\text{OH})_4$ )をベースとするもので、通常、耐クラック性を向上させるためにリン(P)などが添加される。使用時には、エタノールなどの有機溶媒に溶かした薬液を毎分数千回転の速度で半導体ウエハ上に回転塗布し、次いでこれを熱処理して溶媒を蒸発させると、シラノール基同士の脱水縮重合によって緻密な膜が形成される。

【0007】 しかし、無機系のSOG膜は、シラノール基( $\text{Si}-\text{OH}$ )を多量に含むので耐湿性が低いという欠点がある。そのため、このSOG膜を含む層間絶縁膜に接続孔を形成すると、その内壁に露出したSOG膜を通じて水分が浸入し、配線腐食などを引き起こす虞れがある。また、無機系のSOG膜は、脱水縮重合による体積収縮が大きいので膜の残留応力が大きく、熱処理後にクラックが生じ易い。そのため、厚膜化が困難であることから十分な平坦性が得られ難いという欠点もある。

【0008】 一方、有機系のSOG膜形成材料は、アルキルアルコキシシランをベースとするもので、この材料で形成されたSOG膜は、無機系のSOG膜に比べて耐クラック性、耐湿性が高いという特徴がある。その理由は、 $\text{Si}-\text{R}$ 基(Rはメチル基、エチル基などの低級アルキル基)を含有することから、脱水縮重合時の体積収縮

が小さいことと、このSi-R基のように、 $-O-Si-O-$ の三次元網目構造中に周囲と結合していない部分があると、膜の残留応力がそこで吸収されるからであると考えられる。また、このSi-R基は撥水性があるために膜の吸湿性も低い。その他にも、有機系のSOG膜は無機系のSOG膜に比べて比誘電率が小さいので配線容量の低減に有効であるといった利点がある。使用時には、前述した無機系のSOG膜形成材料と同様、エタノールなどの有機溶媒に溶かした薬液を毎分数千回転の速度で半導体ウエハ上に回転塗布し、焼成によって溶媒を蒸発させて緻密な膜を形成する。

【0009】なお、有機系のSOG膜については、特開昭64-9231号公報などに記載がある。また、有機系のSOG膜を使った層間絶縁膜の平坦化技術については、特開平8-17818号公報などに記載がある。

【0010】

【発明が解決しようとする課題】本発明者は、前記有機系のSOG膜を使った配線段差の緩和技術について検討し、次のような問題点を見出した。

【0011】図10は、配線を形成した半導体基板の断面図である。半導体基板10上には酸化シリコン膜11が形成され、その上部には多数の配線12A~12Gが形成されている。また、配線12A~12Gの上部には酸化シリコン膜13が形成されている。

【0012】図に示す一群の配線12A~12Gのうち、配線12Aと配線12Bは互いに近接して配置され、かつ他の配線12C~12Gとは離間して配置されている。配線12Aと配線12Bのスペース( $s_1$ )は1 $\mu m$ 程度であり、配線12Aと配線12Gのスペース( $s_2$ )および配線12Bと配線12Cのスペース( $s_3$ )は、それぞれ5 $\mu m$ 程度以上である。以下、この配線12A、12Bのように、互いに近接して配置され、かつ他の配線とは離間して配置された一対の配線をツイン配線という。

【0013】次に、図11に示すように、配線12C~12Gを覆う酸化シリコン膜11の上部に有機系のSOG膜形成材料を含む薬液を回転塗布する。このとき、上記ツイン配線(配線12A、12B)の近傍では薬液が低段差部(配線のない領域)へ流動するため、配線12Aと配線12Bのスペースに塗布された薬液が目減りし、このスペースに窪みが生じる。他方、多くの配線12D~12Gが形成されている領域では、配線同士が互いに近接して配置されていても、薬液の流動が相殺されるため、配線間スペースに窪みが生じることはない。

【0014】次に、上記薬液の塗布膜を焼成してSOG膜14を形成した後、図12に示すように、配線12A~12Gの上部のSOG膜14をエッチバックして取り除く。SOG膜14は、使用済みのフォトリソを除去するための酸素プラズマアッシング工程で膜質が劣化するため、配線上には残らないようにする必要がある。

【0015】次に、図13に示すように、配線12A~12GとSOG膜14のそれぞれの上部全面にプラズマCVD法で酸化シリコン膜15を堆積した後、その上部に上層配線用の導電膜16を堆積する。このとき、前記ツイン配線(配線12A、12B)のスペースのSOG膜14に窪みが生じていることに起因して、このスペースの上部の導電膜16にも窪みが生じる。

【0016】その結果、フォトリソをマスクにしたドライエッチングで導電膜16をパターニングして上層の配線17A、17Bを形成する際、図14に示すように、配線17A、17Bのスペースに導電膜16のエッチング残り16Aが生じ、隣接した配線17A、17B同士がこのエッチング残り16Aを介して短絡する不良が発生する。

【0017】配線17A、17Bのスペースにエッチング残り16Aが生じる原因は、このスペースに窪みが存在すると、図15に示すように、導電膜16の実効的な膜厚(T)が窪みの側壁で最大(T')となるためである。このとき、導電膜16を十分にオーバーエッチングすれば窪みのエッチング残り16Aは解消されるが、この場合は、他の配線12C~12Gの上部の酸化シリコン膜13までもがエッチングされ、配線12C~12Gの表面が露出してしまう。

【0018】このように、SOG膜を含む層間絶縁膜の上部に上層の配線を形成する工程では、下層のツイン配線のスペースに生じたSOG膜の窪みに上層配線用導電膜のエッチング残りが発生し、このエッチング残りを介して隣接した上層配線同士の短絡不良が発生するという問題がある。そこで、ツイン配線のスペースに埋め込んだ際に窪みが小さくなるような平坦性の良いSOG膜を使用することが、配線形成プロセスの歩留まりを向上させる上で必須となる。

【0019】本発明の目的は、上下層の配線間に形成される層間絶縁膜の平坦性を向上させることにより、配線形成プロセスの歩留まりを向上させることにある。

【0020】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0021】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0022】本発明の配線形成方法は、半導体基板上に互いに近接して配置される第1の配線と第2の配線および前記第1、第2の配線とは離間して配置される第3の配線を形成する工程と、前記それぞれの配線が形成された前記半導体基板上に炭素含有率が13.5重量%以上の有機SOG膜形成材料を含む薬液を塗布する工程とを含んでいる。

【0023】本発明の配線形成方法は、半導体基板上に

互いに近接して配置される第1の配線と第2の配線および前記第1、第2の配線とは離間して配置される第3の配線を形成する工程と、前記それぞれの配線が形成された前記半導体基板上に炭素含有率が13.5重量%以上の有機SOG膜形成材料を含む薬液を塗布する工程と、前記有機SOG膜形成材料を焼成して有機SOG膜を形成する工程と、前記有機SOG膜上に導電膜を形成した後、前記導電膜を選択的にエッチングして上層の配線を形成する工程とを含んでいる。

【0024】前記第1の配線と前記第2の配線のスペースは $0.7 \sim 2.0 \mu\text{m}$ であり、前記第1の配線および前記第2の配線から前記第3の配線までのスペースは $5 \mu\text{m}$ 以上である。

【0025】前記有機SOG膜形成材料を合成する際の加水分解率は、75~95%である。

【0026】前記有機SOG膜形成材料は、二官能アルコキシシラン、三官能アルコキシシランおよび四官能アルコキシシランを加水分解して合成する。この合成においては、前記四官能アルコキシシランを14~40重量%の割合で用いるのが好ましい。

【0027】

【実施例】以下、本発明の実施例を詳細に説明する。

【0028】まず、SOG膜の平坦性を以下の方法で評価した。図1は、本評価方法で用いた半導体基板1の要部を示す断面図である。単結晶シリコン(Si)の半導体基板1上には酸化シリコン膜2が形成され、その上部には配線3A、3B、3Cが形成されている。配線3A、3B、3Cの上部には酸化シリコン膜4が形成され、さらにその上部にSOG膜5が形成されている。互いに近接して配置された2本の配線3A、3Bはツイン配線を構成しており、このツイン配線からある程度の距離だけ離間して配線3Cが配置されている。実際の半導体基板1上には、配線3A、3B間のスペース( $s_1$ )を少しずつ変えた複数組のツイン配線と、ツイン配線とのスペース( $s_2$ )を少しずつ変えた複数本の配線3Cとが形成されている。

【0029】上記酸化シリコン膜2はプラズマCVD法を用い、その膜厚が $0.4 \mu\text{m}$ となるように堆積した。配線3A、3B、3Cは、酸化シリコン膜2上にスパッタリング法でTiN(チタンナイトライド)膜、Al(アルミニウム)-Cu(銅)-Si合金膜、W(タングステン)膜をそれぞれ膜厚 $0.1 \mu\text{m}$ 、 $0.4 \mu\text{m}$ 、 $0.15 \mu\text{m}$

mで堆積した後、フォトリソistをマスクにしたドライエッチングでこれらの膜をパターンニングして形成した。配線3A、3B、3Cの幅はいずれも $1 \mu\text{m}$ とした。配線3A、3B、3Cの上部の酸化シリコン膜4はプラズマCVD法を用い、平坦部での膜厚が $0.35 \mu\text{m}$ となるように堆積した。この酸化シリコン膜4の段差被覆性は0.55であった。SOG膜5は市販のものを用い、平坦部での膜厚が $0.25 \mu\text{m}$ となるように回転塗布した。

【0030】図2は、ツイン配線(配線3A、3B)のスペース( $s_1$ )と、このスペース( $s_1$ )に埋め込まれたSOG膜5の平坦性との相関関係を示すグラフである。ここでは、SOG膜5の平坦性を傾斜角( $\theta$ ) (図1参照)で示している。図示のように、ツイン配線のスペース( $s_1$ )が約 $0.5 \mu\text{m}$ 以上になると急激に傾斜角( $\theta$ )が大きくなり、平坦性が低下する。また、スペース( $s_1$ )が $1 \mu\text{m}$ 以上の領域では、約 $2.5 \mu\text{m}$ までは比較的急激に傾斜角( $\theta$ )の低下が見られ、それよりもスペース( $s_1$ )が大きい領域では緩やかに傾斜角( $\theta$ )が低下する。これにより、スペース( $s_1$ )が $1 \mu\text{m}$ 前後のとき傾斜角( $\theta$ )が最大となり、SOG膜5の平坦性が最も低下することが分かる。

【0031】次に、ツイン配線のスペース( $s_1$ )を $1 \mu\text{m}$ に固定し、周辺の配線(配線3C)がSOG膜5の平坦性に及ぼす影響を調べた結果を図3に示す。横軸は周辺の配線3Cとツイン配線とのスペース( $s_2$ )を示し、縦軸はツイン配線のスペース( $s_1$ )に埋め込まれたSOG膜5の傾斜角( $\theta$ )を示している。

【0032】図示のように、周辺の配線3Cとツイン配線とのスペース( $s_2$ )が小さい場合は傾斜角( $\theta$ )も小さいが、スペース( $s_2$ )が $5 \mu\text{m}$ 程度まで大きくなると傾斜角( $\theta$ )が急激に増加し、それよりも大きい領域では飽和傾向にある。これにより、ツイン配線から $5 \mu\text{m}$ 以上離れた領域に周辺の配線3Cがあるような場合には、ツイン配線のスペース( $s_1$ )でSOG膜5の平坦性不足が顕在化し、SOG膜形成材料を含めたプロセス面からの対策が必要となる事が分かる。

【0033】次に、二官能、三官能および四官能アルコキシシランのモル比率と加水分解率を変えて表1に示す18種類(No. 1~No. 18)の有機SOG膜形成材料を合成した。

【0034】

【表1】

表 1

有機SOG膜形成材料	二官能成分	三官能成分	四官能成分	加水分解率(%)	炭素含有率(%)
No.1	1	3	2	85	15.2
No.2	1	3	2	75	15.2
No.3	1	2	1	95	17.9
No.4	1	2	1	75	17.9
No.5	1	1	1	95	17.9
No.6	1	1	1	75	17.9
No.7	1	2	2	95	14.6
No.8	1	2	2	75	14.6
No.9	1	1	2	95	13.8
No.10	1	1	2	75	13.8
No.11	1	2	3	85	12.4
No.12	1	2	3	75	12.4
No.13	1	2	2	50-95	14.6
No.14	0	3	1	95	13.8
No.15	0	2	1	95	12.4
No.16	0	1	0	100	17.9
No.17	2	6	3	100	16.4
No.18	1	2	2	100	14.6

二官能成分= $\text{Si}(\text{CH}_3)_2(\text{OCH}_3)_2$  三官能成分= $\text{Si}(\text{CH}_3)(\text{OCH}_3)_3$  四官能成分= $\text{Si}(\text{OCH}_3)_4$

【0035】この合成フローを図4に示す。図中のmに対するnの比率が加水分解率である。使用した二官能アルコキシシランはジメトキシジメチルシラン、三官能アルコキシシランはトリメトキシメチルシラン、四官能アルコキシシランはテトラメトキシシランである。加水分解率は、各アルコキシシラン中のアルコキシ基がシラノール基に置換される割合のことで、加える水の割合を示している。炭素含有率は、各有機SOG膜形成材料中に含まれる炭素の割合（重量比）である。

【0036】次に、上記18種類の有機SOG膜形成材料の平坦性を評価するために、これらのポリマーにイソプロピルアルコールを加え、前記図1のツイン配線（配線3A、3B）が形成された半導体基板1上に、平坦部での膜厚が $0.25\mu\text{m}$ となるように回転塗布した。ツイン配線のスペース（ $s_1$ ）は $1\mu\text{m}$ である。

【0037】図5は、ツイン配線のスペース（ $s_1$ ）に埋め込んだSOG膜の表面の窪み（図1参照）の大きさと、有機SOG膜形成材料の炭素含有率との関係を示すグラフである。図示のように、有機SOG膜形成材料の炭素含有率が高いほど窪みは小さくなり、平坦性が向上することが分かる。半導体製造プロセスでは、この窪みの大きさが $0.15\mu\text{m}$ 以下（傾斜角（ $\theta$ ）で30度以下）であることが好ましいとされているので、炭素含有率が13.5%以上の有機SOG膜形成材料が適しているといえる。他方、別の実験から、炭素含有率が23%以上になると下地（酸化シリコン膜）との密着性が低下するとの結果を得ているので、結局、炭素含有率の最適範囲は13.5～23%であるといえる。

【0038】図6は、上記窪みの大きさと、合成した有

機SOG膜形成材料中の四官能アルコキシシランの成分比率との関係を示すグラフである。ここでは二官能成分と三官能成分のモル比を1：2に固定し、四官能成分の添加量を変えて調べた。図示のように、四官能成分の比率が小さい場合には窪みは小さいが、四官能成分の比率を高めていくと単調に窪みが大きくなり、平坦性が劣化することが分かる。従って、例えば窪みを $0.12\mu\text{m}$ 以下とするには、四官能成分の比率を40%とすればよい。ただし、二官能成分と三官能成分のみでは炭素含有率が高くなり、下地との密着性に問題が生じるので、四官能成分を少なくとも14%以上添加する必要がある。

【0039】図7は、上記窪みの大きさと、有機SOG膜形成材料合成時の加水分解率との関係を示すグラフである。ここでは二官能成分、三官能成分、四官能成分のモル比を1：2：2とした場合について調べた。図示のように、加水分解率が小さい方が窪みが小さく、平坦性が良いことが分かる。特に、加水分解率が95%以下の場合に安定して良好な平坦性が得られた。加水分解率がこの値より大きくなると急激に窪みが大きくなり、平坦性が劣化する。ただし、加水分解率が75%以下では回転塗布直後の膜厚に比べてバーク後の膜厚減少が大きくなり、制御性が低下する。従って、75%～95%が加水分解率の適正範囲である。

【0040】図8は、二官能成分、三官能成分、四官能成分の合成比率を変えた場合の、エッチング速度と残存膜厚との関係を示すグラフである。ここでは、エッチング速度を膜質評価の指針とした。エッチング速度が小さいほど膜質は良好で好ましいと言える。エッチング液は0.5%体積濃度のHF（フッ酸）水溶液とした。

30

40

50

【0041】評価したSOG膜はエッチング初期に比較的ゆっくりと膜が減少し、ある時間を経過すると急激に膜が減少するという特性を示した。また、有機SOG膜形成材料中の炭素含有率が小さくなるような比率のものから形成されたSOG膜は、初期の残膜の減少率が大きく、急激に膜減少が起きるまでの時間も短い。他方、炭素含有率が大きくなるような比率のものから形成されたSOG膜は、初期の残膜の減少率が小さく、急激に膜減少が起きるまでの時間も長くなる。

【0042】図9は、合成時の加水分解率を変えた場合の、エッチング速度と残存膜厚との関係を示すグラフである。図示のように、加水分解率を小さくしたものは初期の残膜の減少率が大きくなり、急激に膜減少がおきるまでの時間も短くなる。通常、急激に膜減少が起きるまでの時間は、少なくとも5分程度は確保する必要があると思われる。今回合成した有機SOG膜形成材料は、いずれもこの値をクリアしているので問題とはならない。

【0043】次に、電気的膜質評価の結果と光学的特性を説明する。比抵抗が $10\Omega\text{cm}$ の低抵抗シリコン基板上に前記表1のNo. 3の有機SOG膜形成材料を用いたSOG膜を膜厚 $200\text{nm}$ となるように形成し、 $450^\circ\text{C}$ の窒素雰囲気中で30分間アニールした後、アルミニウム電極をマスク蒸着し、容量-電圧特性から誘電率を求めた結果、3.0という値を得た。また、電流-電圧特性から $1\text{cm}^2$ 当りのリーク電流が $1\mu\text{A}$ となる電界強度で電気的耐压を求めると $4\text{MV}/\text{cm}$ 以上であった。膜の屈折率は1.37であった。

【0044】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

【0045】本発明の有機SOG膜形成材料を下層配線上に塗布することにより、ツイン配線の配線間スペースの窪みが低減され、平坦性の良い層間絶縁膜が得られるため、上層配線の短絡不良を防止することができ、配線形成工程の歩留まりを向上させることができる。

【図面の簡単な説明】

【図1】実施例の評価方法で用いた半導体基板の要部を示す断面図である。

【図2】ツイン配線のスペースと、このスペースに埋め込まれたSOG膜の平坦性との相関関係を示すグラフである。

【図3】周辺の配線とSOG膜の平坦性との相関関係を示すグラフである。

【図4】有機SOG膜形成材料の合成フロー図である。

【図5】ツイン配線のスペースに埋め込んだSOG膜の表面の窪みの大きさと、有機SOG膜形成材料の炭素含有率との相関関係を示すグラフである。

【図6】窪みの大きさと、合成した有機SOG膜形成材料中の四官能アルコキシシランの成分比率との相関関係を示すグラフである。

【図7】窪みの大きさと、有機SOG膜形成材料合成時の加水分解率との相関関係を示すグラフである。

【図8】二官能成分、三官能成分、四官能成分の合成比率を変えた場合の、エッチング速度と残存膜厚との相関関係を示すグラフである。

【図9】有機SOG膜形成材料合成時の加水分解率を変えた場合の、エッチング速度と残存膜厚との相関関係を示すグラフである。

【図10】本発明者が検討した配線形成プロセスを示す半導体基板の要部断面図である。

【図11】本発明者が検討した配線形成プロセスを示す半導体基板の要部断面図である。

【図12】本発明者が検討した配線形成プロセスを示す半導体基板の要部断面図である。

【図13】本発明者が検討した配線形成プロセスを示す半導体基板の要部断面図である。

【図14】本発明者が検討した配線形成プロセスを示す半導体基板の要部断面図である。

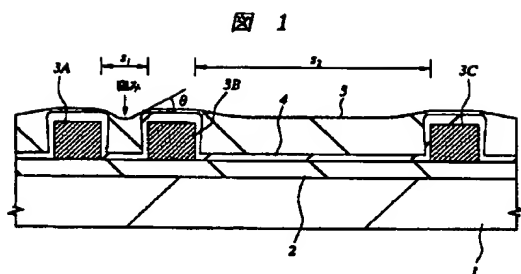
【図15】本発明者が検討した配線形成プロセスを示す半導体基板の要部断面図である。

【符号の説明】

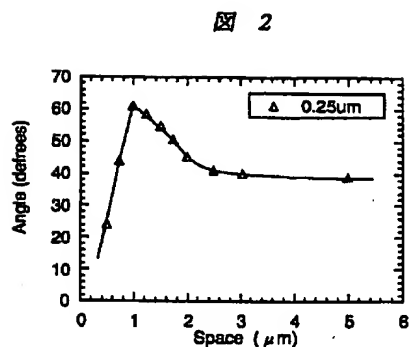
- 1 半導体基板
- 2 酸化シリコン膜
- 3 A 配線
- 3 B 配線
- 3 C 配線
- 4 酸化シリコン膜
- 5 SOG膜
- 10 半導体基板
- 11 酸化シリコン膜
- 12 A~12 G 配線
- 13 酸化シリコン膜
- 14 SOG膜
- 15 酸化シリコン膜
- 16 導電膜
- 16 A エッチング残り
- 17 A 配線
- 17 B 配線



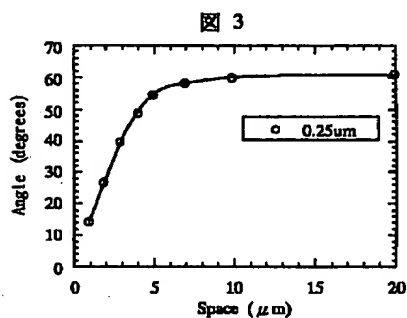
【図1】



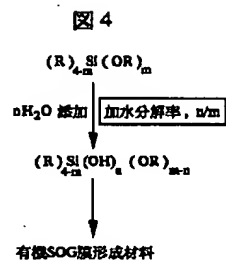
【図2】



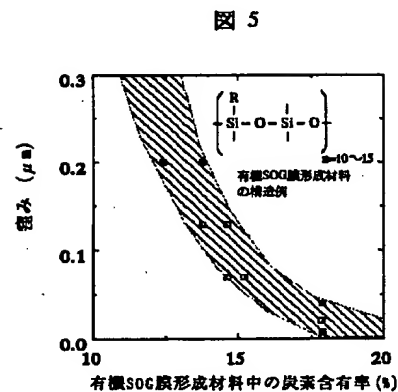
【図3】



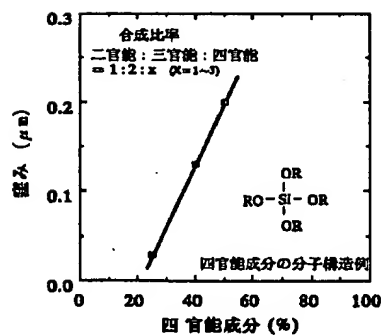
【図4】



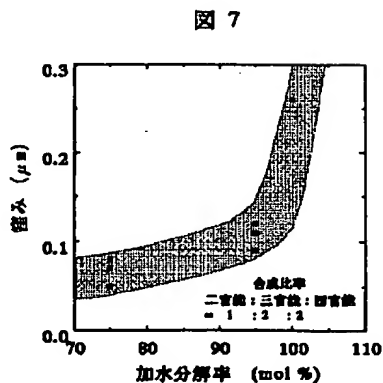
【図5】



【図6】

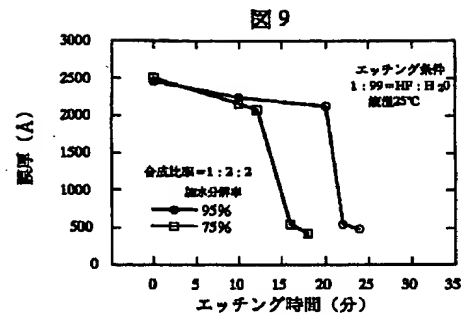
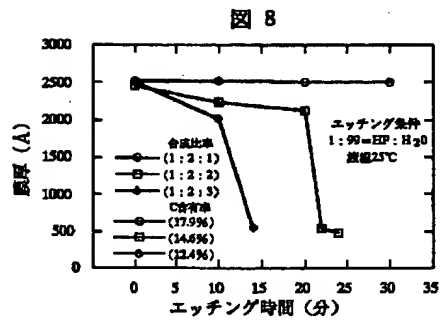


【図7】



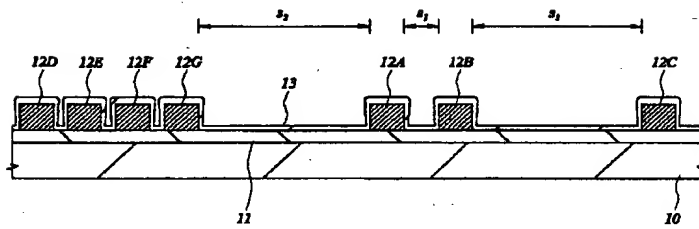
【図8】

【図9】



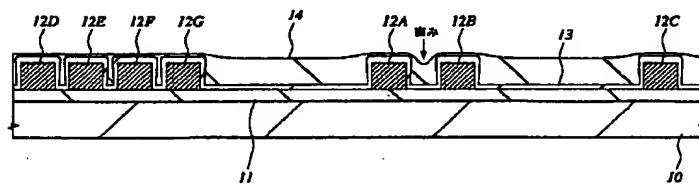
【図10】

図 10

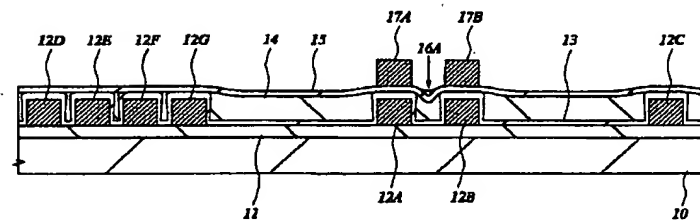


【図11】

図 11

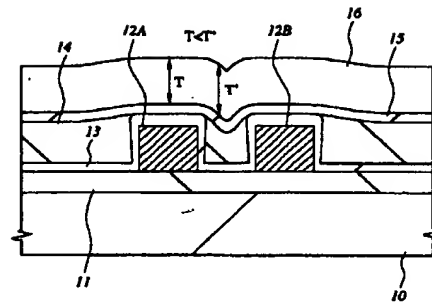


**12**



【図15】

図 15



## フロントページの続き

(72)発明者 加藤 聖隆  
 東京都小平市上水本町5丁目20番1号 株  
 式会社日立製作所半導体事業部内  
 (72)発明者 飯田 啓之  
 神奈川県川崎市中原区中丸子150番地 東  
 京応化工業株式会社内

(72)発明者 萩原 嘉男  
 神奈川県川崎市中原区中丸子150番地 東  
 京応化工業株式会社内  
 (72)発明者 中山 寿昌  
 神奈川県川崎市中原区中丸子150番地 東  
 京応化工業株式会社内